

一博科技 2015 技术研讨会邀请函

——西安站

感谢您一直以来对一博的关注和支持，我们真诚邀请所有关注电路信号完整性，高速 PCB 设计仿真技术的管理人员、工程师和研究人员现场免费参与我们一年一度的技术盛会。



2015一博技术研讨会与您相约
高可靠性电路设计、生产、测试一站式解决方案

第六站：西安
时间：2015年07月15日 09:30-16:15
地址：西安志诚丽柏酒店（20楼多功能厅）
西安高新技术开发区高新路46号

技术探讨
经验分享
思想碰撞

期待您的加入... [在线报名](#)

免费参与
全天含午餐
特别邀请 Cadence 讲师 分享话题



演讲主题

- 高性能电路设计与产品可靠性
- PCB 设计十大误区（上）
- DDR4 系统的设计和仿真（Cadence 嘉宾专题）
- 建立新的高速串行总线设计规则



时间/地点

时间：2015 年 07 月 15 日（全天）

地点：西安志诚丽柏酒店（20 楼多功能厅）

西安高新技术开发区高新路 46 号（光华路与高新路交叉口）



日程安排

2015-07-15	高可靠性电路设计、生产、测试一站式解决方案
9:30-10:00	登记
10:00-10:40	高性能电路设计与产品可靠性

10:40-11:50	PCB 设计十大误区（上）
11:50-13:50	QA、抽奖、午餐、交流
14:00-15:00	DDR4 系统的设计和仿真（Cadence 嘉宾专题）
15:00-16:00	建立新的高速串行总线设计规则
16:00-16:15	总结，问题答疑，抽奖环节



主题摘要

- 高性能电路设计与产品可靠性

产品同质化竞争日益严重，大家越来越重视产品的可靠性，包括了产品的电气性能，电源质量，EMC 指标，可加工性，可装配性等多个方面。PCB 设计作为产品实现的重要一环，承担着从原理设计到真实产品实现的重任，在保证产品的可靠性方面担负着重要的责任。一博科技以 12 年 PCB 设计行业经验出发，全面了解产品的研发与生产环节需求，和大家分享如何实现高性能电路设计，以及如何保证产品的高可靠性。

- PCB 设计十大误区（上）

工程师在 PCB 设计的时候，会遵循很多设计规则。其中有不少设计规则是不妥甚至在特定条件下反而会影响信号和电源质量。本话题理论结合实际，把这些设计中我们耳熟能详的规则进行解释，让大家了解这些规则背后的原理，在设计的时候才能合理运用。

- DDR4 系统的设计和仿真

介绍 DDR4 相对于 DDR3 的区别和改进，DDR4 系统在 PCB 设计和仿真中的要点和注意事项，以及 Cadence 工具在 DDR4 的设计和仿真中的应用。



部分讲师简介



吴均 R&D 技术研究部 研发总监

现任职于深圳市一博科技有限公司，16 年高速 PCB 设计与仿真经验；IPC 中国设计师理事会副主席；曾在北京、上海、深圳、美国等地主讲多场技术研讨会；《Cadence 印刷电路板设计-Allegro PCB Editor 设计指南》一书的第一作者。



钟晓晖 技术支持工程师

Cadence SPB 平台北方区技术支持工程师，负责 Cadence 封装和 PCB 的设计和仿真工具的技术支持，拥有十五年信号完整性仿真从业经验。



关于一博

深圳市一博科技有限公司成立于 2003 年 3 月，作为全球最大的高速 PCB 设计公司，拥有 PCB 设计工程师 500 余人，专注于向客户提供高速 PCB 设计、PCB 制板、焊接加工、器件代购等服务。

沉于技术，专业品质，精品服务，真心换得真诚，美誉遍及五洲。

EDADOC, YOUR BEST PARTNER。更多资讯请见：<http://www.edadoc.com/>

会务咨询：

一博联系人：	贾涛		
一博联系方式：	电话: 029-88869756	邮箱: xian@pcbdoc.com	
	手机: 18691638956		

附一 参会回执单：（请携带名片参加抽奖）

公司名称			
客户姓名	职位	电话/手机	E-mail

网络在线报名：http://www.edadoc.com/cn/yth/yth_bm.aspx

附二 参会乘车及驾车路线引导：



地址：
西安高新技术开发区高新路 46 号（光华路与高新路交叉口）

公交车：
机场大巴西高新线于西高新（西柏酒店）站下车即到；
29 路、206 路、207 路、212 路，于光华路站，步行 500 米即到。

自驾车：
沿高新二路行驶进入光华路，沿光华路行驶 20 米左转进入高新一路，前行 20 米右转到光华路，行驶 10 米过左侧的中航大厦约 170 米到达终点。