PDIUSBD12 常见问题解答

1. 普通产品信息

1.1 PDIUSBD11 和 PDIUSBD12 之间的区别是什么？

PDIUSBD11 为 MCU 提供了 I^2C 接口。I2C 接口的最高速度可达 1Mbit/sec。PDIUSBD11 共有 4 个端点，包括默认的端点 0。每个端点都是双向带 8 字节缓冲区。8 字节的缓冲区和 I^2C 的连接使它适用于（不限定）例如多功能键盘、高级操纵杆（力反馈）、监视器控制和其它基于 HID 的系统。

PDIUSBD12 为 MCU 提供一个通用的并行接口。可以实现更快的高达 2Mbit/sec 的访问速度。PDIUSBD12 包含默认端点 0 在内共有 3 个双向端点。端点 0 和 1 缓冲区的大小为 16 字节。端点 2 为双缓冲 64 字节（双向模式）。端点还可配置工作在仅为 IN 或仅为 OUT 模式。此外，端点 2 可用于同步、批量或中断操作。D12 适用于扫描仪、打印机、数码相机、调制解调器和电话。

1.2 PDIUSBD12 消耗的电流为多大？

在正常的操作中，PDIUSBD12 消耗 15mA 电流。挂起模式下 PDIUSBD12 关闭不必要的模块，使得挂起时的操作电流仅为 15uA。这对于总线供电的系统尤其重要，因为 USB 规范要求挂起电流不能大于 500uA。还可参阅 3.1。

1.3 PDIUSBD12 兼容 USB 规范 1.0 还是 1.1 版？

USB 规范 1.1 版发布于 1998 年 9 月 23 号。正如意料中的，USB 规范 1.1 仅对 USB1.0 作出解释。其中包括了大量有关协议层时序的信息。这可能影响到 MCU 的固件，但不会影响到 D12 对 1.1 版规范的兼容。所有的物理层都重新检测过以确保对 USB1.1 版的兼容。

2. 关于上电

2.1 上电时挂起输出状态是什么？

在 PDIUSBD12 上电后挂起引脚为低。

2.2 上电时的默认时钟输出频率是多少？

默认输出频率是 4MHz。

2.3 上电复位

2.31 PDIUSBD12 提供的上电复位是怎样的？

PDIUSBD12 具有内置的上电复位电路。所以 RESET_N 脚可直接连到 Vcc。但是，在例如 PDA 和数码相机这样的应用中，设备由电池供电。PDIUSBD12 即使在不用的时候也是打开的，在操作或存储时可能产生的静电放电（ESD）可以导致 PDIUSBD12 进入不确定的状态。为了避免这种情况出现，建议使用外部控制源（例如微控制器或微处理器）提供 PDIUSBD12 的复位信号。而不是将 RESET_N 脚直接连到 Vcc。另外有个好处就是复位变得较为容易，例如在 PDA 中的 PDIUSBD12 在数据传输请求时可随时复位。

2.32 PDIUSBD12 的复位脉宽是多少？

复位后等待至少 3ms 再对 PDIUSBD12 寄存器进行访问，这将使晶振有足够的时间稳定下来。

3. 挂起

3.1 PDIUSBD11 挂起电流的额定值是多少？

USB 规范要求总线供电设备在挂起模式下的电流小于 500uA。为了符合这个严格的要求，PDIUSBD12

在挂起模式下关闭了不必要的内部模块。这样就显著地降低了额定电流，最大仅为 15uA。这样在一个典型的总线供电系统中，就为其它硬件提供了更多的电流余量以满足 500uA 的要求。

此外，PDIUSBD12（D12）支持远程唤醒。外设使用 D12 同样可以初始化系统的唤醒。

注：15uA 不包括 D+线上的强制上拉电阻所消耗的，它对整个 USB 设备增加了 200uA 的电流。因此总体来说，使用 PDIUSBD12 作为 USB 前端在挂起模式下将会消耗最大为 215uA 的电流。实际的测量值为 202uA。

3.2 系统什么时候进入挂起？

主机要求进入挂起状态，或者当主机本身处于挂起状态。那么 USB 线处于空闲模式。该模式中 D+线为高而 D-线为低，前提是设备已通过 D+线的上拉电阻连接到总线。

此外当设备没有连接时，如果 D+线为高而 D-线为低，设备也会进入空闲模式。这意味着 USB 总线上没有活动。这种情况下，PDIUSBD12 检测到连续 3 次没有帧起始（SOF）就将挂起脚置高。在中断寄存器中对应的挂起位也将置位。

3.3 系统怎样退出挂起？

有两种方法使 USB 设备退出挂起。主机初始化或设备初始化。

主机初始化：

当主机从挂起状态恢复时，USB 通信通过每个毫秒的 SOF 重新激活。PDIUSBD12 的中断线变成低有效以指示挂起的状况已经有了改变。这可以用来对 MCU 产生一个唤醒信号。

设备初始化

要使用 PDIUSBD12 唤醒系统，可以使用“发送恢复”命令。这将触发 D+/D-线向主机发送一个恢复信号。

3.4 在挂起状态下 $V_{out3.3}$ 的输出是多少？

挂起状态下，$V_{out3.3}$ 的值降到 2.0V，但是它仍然有 10mA 的驱动能力。

3.5 在挂起状态下 CLKOUT 的频率是多少？

输出时钟是通过配置字节的配置决定的。可使用“设置模式”命令（0xF3）写入。

配置字节		CLKOUT
No Lazy Clock	时钟运行	
0	0	CLKOUT 在挂起时切换到 Lazy Clock。输出频率从 18KHz 到 48KHz。PLL 时钟关闭以降低电流消耗。
1	0	CLKOUT 在挂起时切换到 Lazy Clock。输出频率从 18KHz 到 48KHz。PLL 时钟仍然打开。
0	1	该配置下，挂起状态不影响 CLKOUT 的频率。
1	1	挂起时，CLKOUT 停止。

3.6 为什么在 USB-EPP 演示套件中需要 1MΩ的电阻？

在自供电系统中，当 USB 电缆断开与主机的连接时，D+和 D-分别为悬浮状态。在噪声环境下（例如在扫描仪中有许多高电流的元件），D+和 D-的状态可能由于感应噪声而发生变化，SIE 有时会误以为是主机产生的恢复信号，从而使 PDIUSBD12 错误的退出挂起状态。将 D+接一个 1MΩ的下拉电阻，D-接一个 1MΩ的上拉电阻。需要注意的是，在 EPP 套件中是错误的，应当以此处说明为准。

3.7 挂起脚作为输入也作为输出，请解释其状态

挂起脚是一个双向口。

作为输入：当 PDIUSBD12 处于挂起模式时，内部寄存器不能被访问。如果需要对设备进行访问，将 PDIUSBD12 的挂起脚拉低唤醒设备，然后进行访问。这是挂起脚如何作为输入用。

作为输出：PDIUSBD12 设备还可以如下方式进入挂起：主机要求进入挂起状态，或者当主机本身处于挂起状态。那么 USB 线处于空闲模式。该模式中 D+线为高而 D-线为低，前提是设备已通过 D+线的上拉电阻连接到总线。此外当设备没有连接时，如果 D+线为高而 D-线为低，设备也会进入空闲模式。这意味着 USB 总线上没有活动。这种情况下，PDIUSBD12 检测到连续 3 次没有帧起始（SOF）就将挂起脚置高。这是挂起脚如何作为输出用。

4. 时钟

4.1 可实现的时钟输出频率有哪些？

时钟输出频率可使用“设置模式”命令(0xF3)通过“时钟分频系数”寄存器进行设置。

时钟输出频率的计算公式如下：

CLKOUT＝48/(N+1)MHz,此处 N 为时钟分频系数

N（时钟分频系数）	CLKOUT
0x00	48MHz(PDIUSBD12 的最大时钟频率)
0x01	24MHz
0x02	16 MHz
0x23	12 MHz
0x04	9.6 MHz
..	..
0x0A	4.36 MHz
0x0B	4MHz(上电值，默认 CLKOUT 频率，最小时钟频率)

4.2 挂起状态的 CLKOUT 频率是多少？

参见挂起章节。

4.3 CLKOUT 的启动时间是多少？

CLKOUT 频率来自振荡器（XTAL1，XTAL2 脚）。CLKOUT 的启动时间取决于晶振的启动时间。经过测量，典型值小于 2ms。由于一些 MCU（例如 8051 系列）采用同步复位，复位电路必须设计成 2ms 有效以确保正确的复位。

4.4 PDIUSBD12 晶振电路所用的无源元件是什么？

减小 C2（22pF）可以加快时钟的启动，但是会增加不稳定性。使用两个 22pF 到 68pF 的电容。

4.5 输入 XTAL1 脚的时钟 Vpeak-to-peak 值是多少？

时钟电压只能取峰一峰值 3.3V 是因为内部振荡器的核心电压是 3.3V。因此，要使用 5V 的外部振荡器，需要在 XTAL1 脚上接一个 1K 的电阻。

5. 接口

5.1 在并口上可实现的最大传输速率是多少？

两个连续读或写阶段之间最小的延时是 500ns。RD_N 和 WR_N 对每个单独的读/写至少要保持 20ns 低电平。这在 DMA 模式和非 DMA 模式中都有效的。

并行接口上的传输速率应当比一个普通微控制器的传输速率大得多。

对于一个符合 T_{WL}（Wr_N 低脉冲宽度）和 T_{RL}（Rd_N 低脉冲宽度）的高速 RISC 或微控制器，必须小心以确保 500ns 的 T_{WC}（写周期时间）。可以在固件中两个连续读/写之间加入 NOP 延时来实现。

5.2 当数据从主机发送到器件时，DMA 是怎样工作的？

当 PDIUSBD12 设置为 DMA 模式时，从端点 2 接收一个满数据包后，DMReq 被激活以允许 DMA 控制器从 PDIUSBD12 内部缓冲区收取数据。PDIUSBD12 的 Read_N 由 DMA 控制器进行激活。PDIUSBD12

没有内部缓冲区可以用来记录通过 DMA 传输的字节数。

5.3 当数据从器件发送到主机时，DMA 是怎样工作的？

当 PDIUSBD12 设置为 DMA 模式时，有两种情况会在 IN 标志出现时从器件向主机传送数据。

当端点 2 的内部数据缓冲区(64 字节)已满，或者 EOT_N 信号在 DMA 所传输的上一个包时被激活。

当内部缓冲区为空且 DMA 使能寄存器已设置时，DMReq 被激活。当有 WR_N 信号且 DMACK_N 和 DMREQ 都有效时，数据送往内部缓冲区。

当数据计数为零时，由外部 DMA 控制器产生 EOT_N 信号。这种情况如果没有出现 EOT_N 信号，推荐由外部计数器在上一个包产生 EOT_N。

5.4 突发 DMA 模式和单 DMA 传输模式的区别是什么？

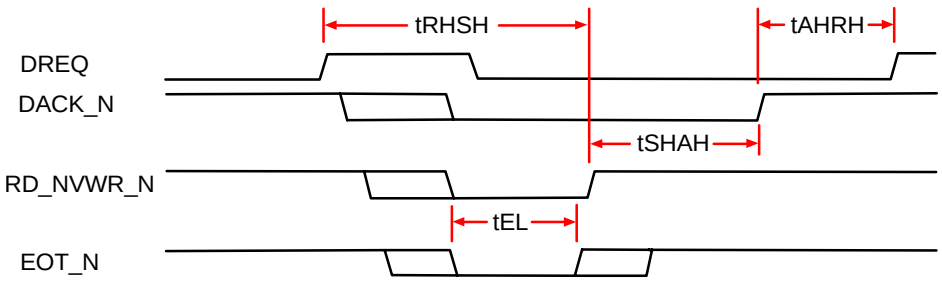
DMREQ 和 DMACK_N 在单个和突发模式中的状态是不同的。PDIUSBD12 的器件手册中给出了一个关于单个和突发模式的图表。

在单 DMA 传输模式中，DMREQ 在每个 RD_N 或 WR_N 选通信号时被激活。因此，传输的字节数可通过 DMREQ 的下降沿进行计数。

在突发 DMA 模式中，DMREQ 通过脉冲串长度被激活，此长度由“设置 DMA”命令（0xFB）给出的 DMA 突发信息定义。

DMA 控制字节		备注
位 1	位 0	
0	0	单 DMA 传输模式
0	1	突发 DMA 模式。在被 EOT_N 终止之前，每个 DMREQ 激活时传输 4 个字节数据。
1	0	突发 DMA 模式。在被 EOT_N 终止之前，每个 DMREQ 激活时传输 8 个字节数据。
1	1	突发 DMA 模式。在被 EOT_N 终止之前，每个 DMREQ 激活时传输 16 个字节数据。

5.5 DMA 时序



名称	最小	最大	单位
tSHAH	130		ns
tRHSH	120		ns
tAHRH		330	ns
tEL	10		ns

5.6 PDIUSBD12 采用 5V 还是 3.3V 输入电压？

PDIUSBD12 既可以使用 5V 也可以使用 3.3V 输入电压。要使器件工作在 5V，将 5V 只接到 Vcc 脚而将 Vout3.3 脚空出（接去耦电容）。要使器件工作在 3.3V，将 3.3V 电压同时接到 Vcc 和 Vout3.3 脚。

5.7 输出电压的漂移是多少？

PDIUSBD12 有两个典型的输出类型：开漏输出和正常驱动输出。它们分别的驱动能力见器件手册。开漏输出的电压漂移取决于所接的上拉电阻。对于其它的输出脚，见下表：

PDIUSBD12 采用 5V 供电

管脚名称	类型	描述	电压漂移
数据<0..7>	IO2	输入/输出，驱动能力为 2mA	5V
挂起	OD4	开漏，灌电流能力 4mA	取决于上拉电阻
CLKOUT	O2	输出，驱动能力 2mA	5V
INT_N	OD4	开漏，灌电流能力 4mA	取决于上拉电阻
GL_N	OD8	开漏，灌电流能力 8mA	NA
DMREQ	O4	输出，驱动能力 4mA	5V

PDIUSBD12 采用 3.3V 供电

管脚名称	类型	描述	电压漂移
数据<0..7>	IO2	输入/输出，驱动能力为 2mA	3.3V
挂起	OD4	开漏，灌电流能力 4mA	取决于上拉电阻
CLKOUT	O2	输出，驱动能力 2mA	3.3V
INT_N	OD4	开漏，灌电流能力 4mA	取决于上拉电阻
GL_N	OD8	开漏，灌电流能力 8mA	NA
DMREQ	O4	输出，驱动能力 4mA	3.3V

注：当 PDIUSBD12 的 Vcc 采用 3.3V 供电时，内部电压调整器关闭。所有的电压调整都得由外部完成。因此，Vcc 和 Vout3.3 都应当接 3.3V 电压源。

5.8 可以用 Vout3.3 来驱动其它部分的电路吗？

Vout3.3 脚提供 1.5K 电阻的上拉电压。但是用户也可以选择使用内部 SoftConnect 电阻。不建议将 Vout3.3 脚与该电阻分离。

5.9 CS_N 和 DACK_N 可以同时有效吗？

当 DACK_N 有效时，在 DMA 中用户不应通过激活 CS_N 进行读/写。

5.10 对 PDIUSBD12 应当使用电平触发还是边沿触发？

只要中断寄存器非零，PDIUSBD12 的中断脚就保持低。因此，MCU 应当配置为电平触发中断。

5.11 EOT_N 应当怎样配置以实现 Vbus 检测功能？

在一个自供电系统中，当移去 USB 的连接时将不会对 MCU 发出任何指示。为了检测这种情况，

EOT_N 具有双重功能以检测 Vbus（Vbus 是 USB 连接器的 5V 供电脚）是否存在。这样 EOT_N 通过一个 1K 的电阻连到 Vbus。可能需要一个 1M 的放电电阻用来减弱充电以确保当 Vbus 移开时 EOT_N 变为低。

当设备处于自供电模式中且主机关闭时，即使连接了 USB 电缆，设备仍将检查到 Vbus 不可用（通过 EOT_N 脚）并关闭 SOFTCONNECT 电阻。这确保了 PDIUSBD12 断开连接并不再向 D+进行不必要的供电。

5.12 怎样使用 PDIUSBD12 的 ALE 脚？

当 D12 的 ALE 连到 MCU 的 ALE 且数据地址总线复用时，该脚通过内部逻辑产生选通信号以区别并行总线上的是命令还是数据。因此，与 PDIUSBD12 的通信采用这样的方式：一个偶数地址表示送往 D12 的是读/写数据，一个奇数地址表示往 D12（CS_N 在正常数据通信时必须拉低）写入一个命令。

在这种情况下没有用到 A0，应将其接高电平。

5.13 PDIUSBD12 的 CS_N 脚是否可以一直接地？

PDIUSBD12 可以像其它任何基于 MCU 的器件一样进行处理。连接 CS_N 可以使 PDIUSBD12 与其它设备共享系统总线。在某些情况下，CS_N 可以一直接地。例如，当 D12 是系统总线上的唯一器件。如果系统总线是共享的而 CS_N 接地，那么需要增加额外的电路通过 RD_N/WR_N 将 PDIUSBD12 与其它信号源隔开。

例如：要将 MC68331 与 PDIUSBD12 连接，CS 输出的 Trhch/Twhch 时序需要延时以符合 D12 的时序。在这种情况下，CS_N 可以接地，而 RD_N/WR_N 可满足需要。为了与共享总线的其它设备隔离开，在 RD_N/WR_N 上实现与 D12 的连接逻辑。

6. PDIUSBD12 的编程

6.1 什么是 SoftConnect？

位于地址 0xF3 的 SetMode 寄存器有一个位直接和 D+USB 线的上拉电阻相关。当该位为 1 时表示上拉电阻使能。这样一个主机/集线器将会检测到有物件插入，即使是在命令发布之前已经连接好的。

使用 SoftConnect 的优点在于它允许 MCU 在向主机通知其存在之前首先完成其初始化程序。这对于总线供电的设备尤其有价值，因为 5V 电源在枚举之前需要稳定下来。

为了强制主机重新枚举，MCU 应当通过将 SetMode SoftConnect 位置 0 重新初始化 SoftConnect。这样主机被强制重新装载主机设备驱动器。这就使设备初始化升级而不需要将 USB 电缆断开和连接。

6.2 设置地址/使能和 SoftConnect 有什么区别？

设置地址/使能要求使能 SIE 以响应直接对预设地址的 USB 请求。如果没有使能，PDIUSBD12 将不会产生“ACK”或“NAK”标志，即使该请求直接指向它预设的地址。

6.3 DMA 寄存器应当如何配置？

在上电时，DMA 寄存器可以用于检测读/写错误，它是唯一可以进行读和写的寄存器。用户需要注意的是，在上电时自动重装位不会设置，DMA 使能位置位不会将 DMA_Req 脚置高。

DMA 寄存器在总线复位后会被清零。因此 DMA 的初始化设定会丢失。建议仅在设备配置后将 DMA 寄存器设为所需要的值。

7. 其它

7.1 什么是双缓冲？

当内部缓冲区被 MCU 或 DMA 控制器读/写时，端点 2 上的双缓冲允许数据在 USB 总线上吞吐。由于主机在装入或取出下一个包之前不需要等待内部缓冲区清零或装满，这样就增加了整体的数据吞吐量。

当数据从 USB 设备取出送到主机时，从 MCU 填充的缓冲区到 USB 端的发送缓冲区所完成的切换对 MCU 是透明的。MCU 不需要跟踪使用的是哪一个缓冲区，因为它总是使用同一个寄存器对 IN 缓冲区进行访问。

当 USB 设备接收来自主机的数据时，从 MCU 读出的缓冲区到 USB 端的接收缓冲区所完成的切换对 MCU 是透明的。MCU 不需要跟踪使用的是哪一个缓冲区，因为它总是使用同一个寄存器对 OUT 缓冲区进行访问。

7.2 PDIUSBD12 内部缓冲区的大小是多少？

用于 USB 传输的整个内部缓冲区的字节数是 320。

总字节数	端点 0	端点 1	端点 2
320	= 16(IN)+16(OUT)	+ 16(IN)+16(OUT)	+ [64(IN)+64(OUT)]×2(双缓冲)

7.3 对于 EMI 问题应当注意些什么？

EMI 是一个非常大的课题，无法一言以蔽之。通常情况下，在 USB 连接器输入侧的 Vbus 和地线上增加磁珠。可选择的型号有 BLM32A07。

推荐在 USB 屏蔽罩与地之间使用容性耦合。

7.4 用于 GoodLink LED（GL_N）的电阻值应选多大？

这取决于用户想让 LED 所达到的亮度和 LED 的亮度/电流额定值。从 100 到 1K 之间的任何值通常都是可行的。评估套件推荐使用的值是 470 欧。

7.5 什么是厂商 ID 和产品 ID？

厂商 ID 用来识别 USB 产品的制造商。在 Windows 98 下，它用于装载包含制造商和器件驱动器信息的 INF 文件。

厂商 ID 可通过 USB_IF 进行注册来获得。详情请访问网站WWW.USB.ORG。Philips 半导体的厂商 ID（VID）是 0471。产品 ID（PID）对每个 USB 产品都是唯一的。

改变固件上的描述符就可设置 VID 和 PID。

7.6 为什么 PDIUSBD12 在 6MHz 晶振基础上运行？

采用 6MHz 晶振降低了产品制程中产生 EMI 的风险。

7.7 为什么 Philips 的测试应用程序 D12Test.exe 报告了一个变化的数据传输速率？

实时传输速率是以每 16K 字节的数据块来计算的。实际使用的计算公式如下：

传输速率（字节/秒）＝16×1024/所耗时间（秒）

此处所耗时间是完成时间减去初始化时间.Windows 98 操作系统在所耗时间上提供 1ms 的分辨率。此外，还有因为系统从用户模式到内核模式所产生的随机额外开销。总之，大约有 2ms 时间会使传输速率有 20%的变化。不管报告的传输速率是多少，经常出现的情况是主机是瓶颈。可以使用主机所提供的 CATC 分析器进行验证。

7.8 同步和批量管道的分配有什么区别？

同步管道保证了带宽而不管数据的完整性。批量管道保证了数据的完整性但传输遵循“先请求先分配”的原则。因此，在繁忙的 USB 通信中，批量管道可能会出现等待。

7.9 PDIUSBD12 演示板上附加的 1MΩ漏电阻对信号的质量是否有影响？

USB 物理层上的所有信号都设计成单端终止。在任意时刻，只能有一个发送器和接收器。发送器或驱动器需要具有 28Ω到44Ω的输出阻抗。在接收端，接收器必须具有大于300KΩ（不包括终端）的输入阻抗。

当 PDIUSBD12 处于驱动状态时，输出阻抗介于 29Ω到 44Ω之间。有效阻抗包括了 D+上并接的1.5K 电阻，并接的 1MΩ电阻并不会对驱动阻抗产生太大影响。

处于接收状态时，整个阻抗即使在接有 1MW 漏电阻时仍然大于 300KΩ。

7.10 D+/D-线上的匹配电阻应当取多大？

在 D+/D-线上串接 18Ω电阻。

