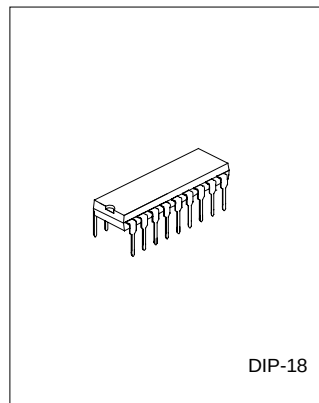


DTMF接收器

SC9270C/D是一个具有滤波器和数字解码器功能的DTMF接收器。其中滤波单元可以通过转换电容器的方法来实现高通和低通滤波器，调节语音拨号抑制比。解码器内的数字计数器用来检测和解码，把DTMF音频对译解为4位代码。外部的器件最少化的芯片内微分输入放大器，时钟振荡器和锁存的3态总线接口。

主要特点

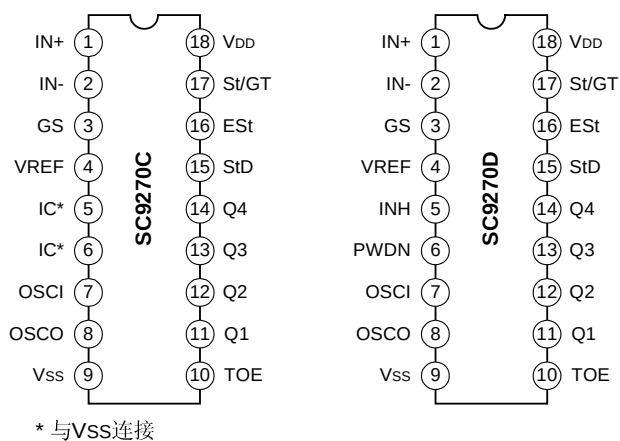
- * 18 管脚封装的接收器
- * 性能好
- * 采用CMOS工艺，单独5V工作电压。
- * 面板面积小
- * 内部质量好
- * 功率消耗低
- * 断电模式(只适用于SC9270D)。
- * 禁止模式(只适用于SC9270D)。



应用

- * 分页系统
- * 转发器系统/随身听
- * 信用卡系统
- * 遥控系统
- * 个人电脑

管脚排列



内部框图

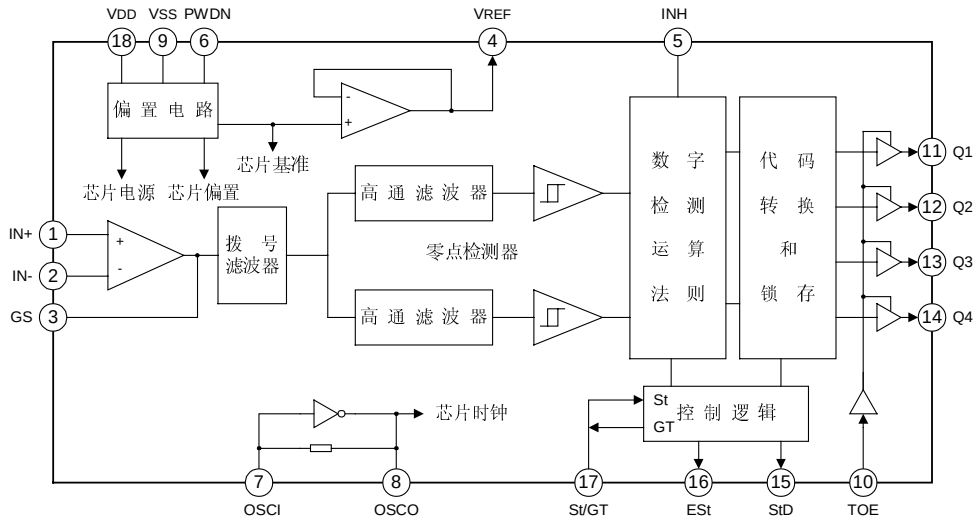


图1. 内部框图

极限参数^(注1, 2, 3)

参 数	符 号	参 数 范 围	单 位
电源电压	$V_{DD}-V_{SS}$	6	V
管脚电压	--	$V_{SS}-0.3 \sim V_{DD}+0.3$	V
管脚电流	--	10	mA
工作温度	T_{opr}	-40 ~ +85	°C
贮存温度	T_{stg}	-65 ~ +150	°C
功率消耗		500	mW

注：1. 如果超过上面的极限参数的值，可能会引起装置的损坏。

2. 除非特别指定，所有的电压都是相对于地的。

3. 功率消耗随温度下降：-12mW/65°C ~ 85°C

推荐操作条件^(注1)

参 数	符 号	测 试 条 件	最小值	典型值 ^(注2)	最大值	单 位
工作电压	V _{DD}	V _{SS} =0V	--	5	--	V
振荡器时钟频率	f _c	--	--	3.579545	--	MHz
振荡器频率容差	Δf _c	--	--	±0.1	--	%

注：1. 除非特别指定，所有的电压都是相对于地的。

2. 典型温度在25°C，只是为了设计的需要：不保证和服从产品的测试。

直流电气特性

参 数	符 号	测 试 条 件	最小值	典型值	最大值	单 位
供电						
工作电压	V _{DD}	--	4.75	--	5.25	V
工作电流	I _{CC}	--	--	3.0	7.0	mA
功率消耗	P _O	f=3.579MHz; V _{DD} =5V	--	15	35	mW
备用电流	I _S	PWDN管脚=V _{DD}	--	--	100	μA
输入						
低电平输入电压	V _{IL}	--	--	--	1.5	V
高电平输入电压	V _{IH}	--	3.5	--	--	V
输入漏电流	I _{IH} /I _{IL}	V _{IN} =V _{SS} 或V _{DD}	--	0.1	--	μA
上拉源电流	I _{SO}	TOE(Pin10)=0V	--	7.5	15	μA
输入阻抗(IN+, IN-)	R _{IN}	@1kHz	--	10	--	MΩ
参考门限电压	V _{TSt}	--	--	2.35	--	V
输出						
低电平输出电压	V _{OL}	无负载	--	0.03	--	V
高电平输出电压	V _{OH}	无负载	--	4.97	--	μA
输出低电平电流	I _{OL}	V _{OUT} =0.4V	1.0	2.5	--	mA
输出高电平源电流	I _{OH}	V _{OUT} =4.6V	0.4	0.8	--	mA
V _{REF} 输出电压	V _{REF}	无负载	2.4	--	2.7	V
V _{REF} 输出电阻	R _{OR}	--	--	10	--	kΩ

工作特性

放大器增益设置

参 数	符 号	测 试 条 件	最小值	典型值	最大值	单位
输入漏电流	I_{IN}	$V_{SS} < V_{IN} < V_{DD}$	--	± 100	--	nA
输入阻抗	R_{IN}	--	--	10	--	M Ω
输入偏移电压	V_{OS}	--	--	± 25	--	mV
电源抑制比	PSRR	1kHz	--	60	--	dB
共模抑制比	CMRR	$-3.0V < V_{IN} < 3.0V$	--	60	--	dB
直流开环电压增益	AV_{OL}	--	--	65	--	dB
开环增益带宽	f_c	--	--	1.5	--	MHz
输出电压波动	V_O	$R_L \geq 100k\Omega \sim V_{SS}$	--	4.5	--	V _{PP}
允许电容负载(GS)	C_L	--	--	100	--	PF
允许电阻负载(GS)	R_L	--	--	50	--	k Ω
公共模式范围	V_{CM}	无负载	--	3.0	--	V _{PP}

注：1. 除非特别指明，所有的电压都是相对于V_{DD}。

2. V_{DD} = 5.0V, V_{SS} = 0V, T_A = 25°C.

交流电气特性(除非特别指明，V_{DD}=5.0V, V_{SS}=0V, T_A=25°C, f_{CLK}=3.579545MHz)

参 数	符 号	测 试 条 件	最小值	典型值	最大值	单 位
信号条件						
有效输入信号电平 (混合信号的每个音频)	--	注：1,2,3,5,6,9,11	--	--	-40	dBm
	--	注：1,2,3,5,6,9,11	--	--	7.75	mVRMS
	--	注：1,2,3,5,6,9,11	+1	--	--	dBm
	--	注：1,2,3,5,6,9,11	883	--	--	mVRMS
允许正相失真	--	注：2,3,6,9,11	--	10	--	dB
允许反相失真	--	注：2,3,6,9,11	--	10	--	dB
接收频率偏差限制	--	注：2,3,5,9,11	--	$\pm 1.5\%$ $\pm 2\text{Hz}$	--	
抑制频率偏差限制	--	注：2,3,5,11	± 3.5	--	--	
第三音频容差	--	注：2,3,4,5,9,13	-18.5		--	dB
噪声容限	--	注：2,3,4,5,7,9,10	--	-12		dB
语音拨号容差	--	注：2,3,4,5,8,9,11	--	+18	--	dB

(接下页)

(续上页)

参 数	符 号	测 试 条 件	最小值	典型值	最大值	单 位
时序						
检测音频存在时间	t _{DP}	参考图4, 注: 12	5	14	16	ms
检测音频不存在时间	t _{DA}	参考图4, 注: 12	0.5	4	8.5	ms
接收音频延迟时间	t _{REC}	用户调整	--	--	40	ms
抑制音频延迟时间	t _{REC}	用户调整	20	--	--	ms
接收数位间断时间	t _{ID}	用户调整	--	--	40	ms
抑制数位间断时间	t _{DO}	用户调整	20	--	--	ms
输出						
传输延迟时间 (St~Q)	t _{PQ}	TOE=V _{DD}	--	8	11	μs
传输延迟时间 (St~Std)	t _{PSD}	TOE=V _{DD}	--	12	--	μs
输出数据建立时间(Q~Std)	t _{QSED}	TOE=V _{DD}	--	4.5	--	μs
传输延迟时间(TOE~Q有效)	t _{PTE}	R _L =10kΩ, C _L =50pf	--	50	--	ns
传输延迟时间(TOE~Q无效)	t _{PTD}	R _L =10kΩ, C _L =50pf	--	300	--	ns
时钟						
晶振/时钟频率	f _C	--	3.5759	3.5759	3.581	MHz
输入时钟上升沿	t _{LHCL}	外部时钟	--	--	110	ns
输入时钟下降沿	t _{HLCL}	外部时钟	--	--	110	ns
输入时钟占空比	D _{CCL}	外部时钟	40	50	60	%
负载电容 (OSCO)	C _{LO}	--	--	--	30	pf

注: 1. dBm = 在600 Ohm负载时, 低于或高于参考功率1mW的分贝数。

2. 数字序列是由16个DTMF音频信号组成的。
3. 音频延迟 = 40mS; 音频间隔 = 40mS。
4. 是用标称的DTMF频率。
5. 所有的音频信号和复合信号有相同的振幅。
6. 音频对信号偏移量为±1.5%±2Hz。
7. 带宽为3kHz限制了高斯噪声。
8. 精确的拨号音频频率为350Hz和440Hz ±2%。
9. 错误的比率为1: 10000。
10. 参考DTMF信号中的最低频率。
11. 参考接收的最小有效值。
12. 主要是为了计算保护时间。
13. 参考图10, 输入的DTMF音频电平在-25dBm(GS管脚为-28dBm), 产生冲突的频率范围为480—3400Hz。

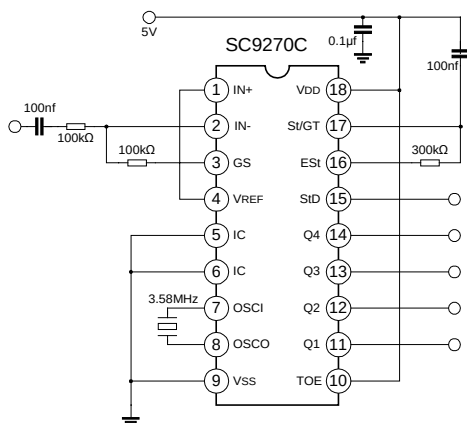


图2. 单个信号输入结构图

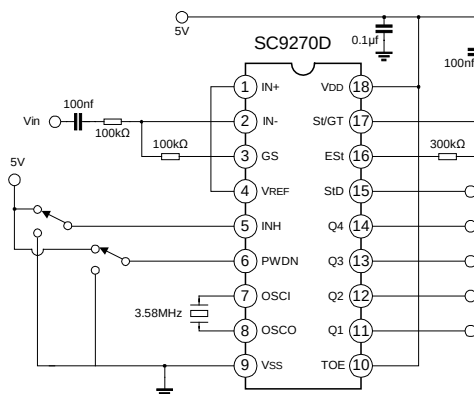


图3. 单个信号输入结构图

管脚描述

管脚号	管脚名称	I/O	功 能 描 述	
1	IN+	I	正相输入	连接前端微分放大器
2	IN-	I	反相输入	
3	GS	--	增益选择，前端微分放大器的输出，用于连接反馈电阻。	
4	V _{REF}	O	参考电压输出，标称V _{DD} /2。	
5	INH	I	1633Hz检测禁止端，逻辑高电平有效，内置下拉电阻。（只适用于SC9270D。对于SC9270C，这个管脚必须和V _{SS} 连接）	
6	PWDN	I	掉电输入，高电平时掉电并停振，内置下拉电阻。（只适用于SC9270D。对于SC9270C，这个管脚必须和V _{SS} 连接）	
7	OSC1	I	时钟输入	在这两个管脚之间连接3.579545MHz的晶振构成内部振荡器。
8	OSC2	O	时钟输出	
9	VSS	--	电源负端，一般为0V。	
10	TOE	I	3态数据输出允许端，逻辑高电平允许输出Q1~Q4。这个管脚内置上拉电阻。	
11~14	Q1~Q4	O	3态数据输出端。当TOE允许时，提供相应的最后接收到的有效音频对代码。（见表1）当TOE是逻辑低电平时，数据输出是高阻抗的。	

（接下页）

(续上页)

管脚号	管脚名称	I/O	功 能 描 述
15	StD	O	延迟控制输出。当接收到的音频对信号已寄存，并且输出锁存器更新后，出现一个逻辑高电平；当St/GT管脚的电压低于VTSt时，返回一个逻辑低电平。
16	Est	O	前期控制输出。当数字运算检测到一个有效的音频对时（信号条件），立即出现逻辑高电平。信号条件的丢失将引起Est返回一个逻辑低电平。
17	St/GT	I/O	控制输入/保护时序输出（双向）。如果在St检测到高于VTSt的电压，电路会寄存检测到的音频对信号，并更新输出锁存器。如果检测到低于VTSt的电压，电路将允许接受新的音频对信号。GT输出用来复位外部控制时间常数，它的状态与Est和St的电压具有某种函数关系。
18	VDD	--	电源正端，+5V。

时序图

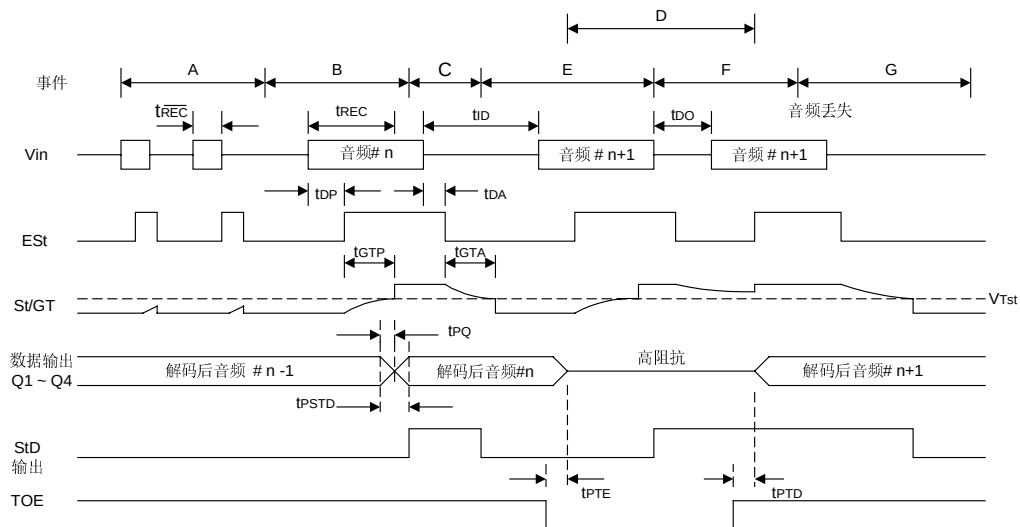


图4.时序图

事 件 解 释	符 号 解 释
A. 短音频脉冲：检测。音频持续无效。 B. 检测到音频#n。音频持续有效，解码输出。 C. 音频#n检测和有效状态结束。 D. 3态输出禁止(高阻抗)。 E. 检测到音频#n + 1。音频持续有效，解码输出。 F. 三态输出允许。音频信号#n + 1在输出端不寄存。 G. 音频#n+1检测和有效状态结束。	V_{in}: DTMF混合输入信号。 t_{REC}[—]: 不能有效检测到的最长DTMF信号持续时间。 t_{REC}: 能有效识别的最短的DTMF信号持续时间。 t_{ID}: 有效DTMF信号之间的最短间隔时间。 t_{DO}: 在有效的DTMF信号期间，最大允许回动时间。 t_{DP}: 检测到有效DTMF信号出现所需的时间。 t_{DP}: 检测到没有有效DTMF信号所需的时间。 t_{GTP}: 防护时间，音频信号存在。 t_{GTA}: 防护时间，音频信号不存在。

功能描述

SC9270C/D是一块DTMF接收器的单片集成电路，它的尺寸小，功率消耗低，性能极好。它有一个带通滤波单元，这个单元用来分离接收器的高音频和低音频信号；还包括一个数字计数单元，这个单元在信号通过相应的代码并输出到总线之前，核对信号频率和接收音频的持续时间。

1. 滤波器单元

通过双频信号分离出的高频信号和低频信号，分别输入到两个滤波器，高频信号输入到第六级，低频信号输入到第八级。他们相应的带宽根据表1中的高频和低频划分。滤波器单元的频率为350Hz到440Hz的一段禁止语音拨号。每个滤波器的输出紧跟着一个二级转换电容，这个电容使输出的信号更加平坦。信号的限制可以通过一个高增益的比较器来消除，这个比较器通过滞后作用防止检测到低电平信号和噪声，比较器的输出产生一个全轨的逻辑输入音频频率漂移。

Flow	Fhigh	KEY	TOE	Q4	Q3	Q2	Q1
697	1209	1	H	0	0	0	1
697	1336	2	H	0	0	1	0
697	1477	3	H	0	0	1	1
770	1209	4	H	0	1	0	0
770	1336	5	H	0	1	0	1
770	1477	6	H	0	1	1	0
852	1209	7	H	0	1	1	1
852	1336	8	H	1	0	0	0
852	1477	9	H	1	0	0	1
941	1336	0	H	1	0	1	0
941	1209	*	H	1	0	1	1
941	1477	#	H	1	1	0	0
697	1633	A	H	1	1	0	1
770	1633	B	H	1	1	1	0
852	1633	C	H	1	1	1	1
941	1633	D	H	0	0	0	0
--	--	ANY	L	Z	Z	Z	Z

L=逻辑低电平, H=逻辑高电平, Z=高阻抗

表1: 解码功能表

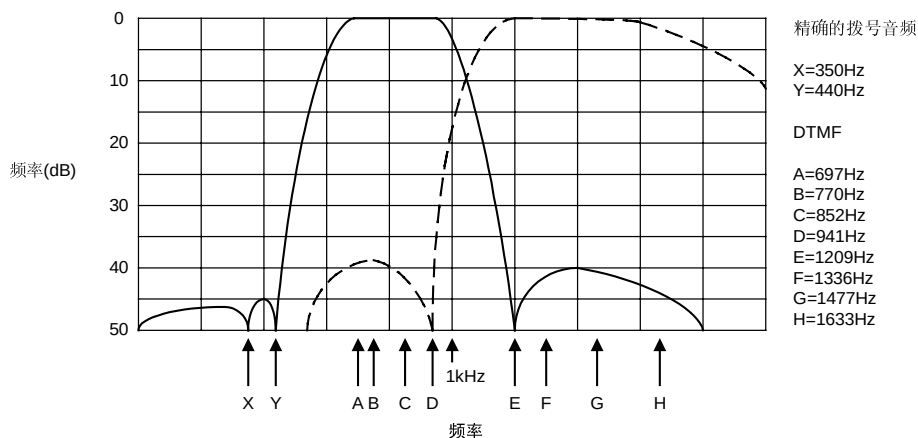


图5. 滤波器响应

杭州士兰微电子股份有限公司

版本号: 1.0 2001.05.15

2. 解码器单元

解码器通过数字计数的方法来决定所限制的音频频率，并根据相应标准的DTMF频率进行核对。一个复杂的平均值算法可以防止外部信号例如声音的模仿，外部信号，例如声音，当提供一个小的频率偏移量和变量容差时就可以用这个算法。这个平均值算法已经发展到可以确保避免通话中断，第三个信号的出现和噪声。当检测器识别到同时有两个有效的音频信号出现时，将会出现ESt标志，任何并发的信号条件丢失都会引起ESt为低。

3. 控制电路

在一个已经解码的音频对寄存前，接受器检测到一个有效的信号持续时间，（参考“特性识别条件”）。这个检测通过一个由ESt驱动的外部Rc时间常数来执行。在ESt上的一个逻辑高电平会引起Vc上升（见图4），通过电容放电使电压增加。倘若信号条件保持在有效时期（ESt保持在高电平），Vc达到门限电平（VTSt）后，寄存音频对信号，并把相应的4位代码锁存到输出锁存器。在这一点，GT输出有效，并驱动Vc上升到VDD。GT继续驱动高电平，使ESt保持高电平。最后，在一段短时间的延迟后，允许输出锁存器固定，延迟控制输出标志StD变成高电平，当接收到一个已寄存的音频对信号时，发送一个信号。

输出锁存器的内容通过抬高3态控制输入电平(TOE)，使得在4位输出数据总线上有效。为了使信号之间的数位间间歇有效，控制电路反相工作。因此，只要抑制信号很短，以至于可以认为有效，接收器就可以承受信号短时间的中断，并被认为是有效的间歇。这个电路和外部可选择的时间常数结合，允许设计人员设计适合系统需要的多种性能。

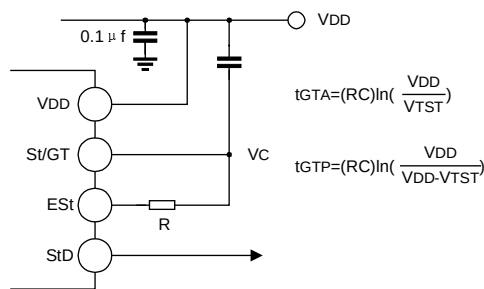


图6. 基本控制电路

4. 保护时间调整

在很多情况下，不需要独立的选择接收和暂停，简单的控制电路就可以解决问题了。元件的值根据下面的公式来计算：

$$t_{REC} = t_{DP} + t_{GTP}$$

$$t_{ID} = t_{DA} + t_{GTA}$$

t_{DP} 的值是器件的参数， t_{REC} 是接收器确认所需的最小信号持续时间。在大多数应用中，推荐的C值为0.1 μ F，只剩下R的值可以让设计人员选择。例如，要使 t_{REC} 为40ms的合适的R值为300k。不同的控制设备要各自选择不同的保护时间和音频存在时间(t_{GTP})，音频不存在时间(t_{GTA})。因此有必要符合系统规定的，在音频持续时间和数位间间歇放置一些可以接受或抑制的限制。保护时间的调整允许设计人员设计合适的系统参数，例如通话中断和噪声抑制。增加 t_{REC} 可以提高通话中断性能，因此这样可以减少用户语音模拟监控音相当长时间引起的通话中断的概率。在另一方面，一个相对短的时间 t_{REC} 和一个长时间的 t_{DO} 将适合外部噪声环境，获得最快的时间和防止时间丢失。保护时间调整的设计信息如图7所示。

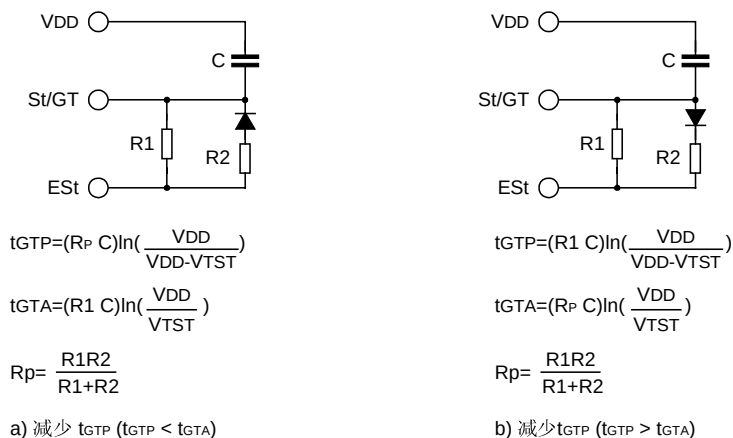
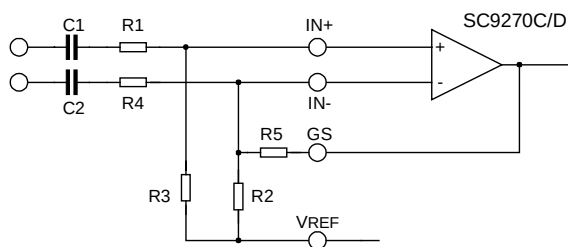


图 7. 保护时间调整

5. 输入结构

SC9270C/D的输入结构是由微分输入与运算放大器和偏置源组成的，偏置源主要用来在中线中输入偏置。一个反馈电阻连接到运算放大器的输出端，用来调整增益。在单独的结构中，输入管脚的连接如图2所示，连接一个运算放大器和 V_{REF} 偏置。

图.8表明了微分结构，它可以通过反馈电阻 R_5 调整增益。



微分输入放大器
 $C1=C2=10nF$ 所有的电阻都有 $\pm 1\%$ 的容差
 $R1=R4=R5=100k$
 $R2=60k, R3=37.5k$ 所有的电容都有 $\pm 5\%$ 的容差
 $R3=\frac{R2 \cdot R5}{R2+R5}$
 电压增益($A_v \text{ diff}$)= $\frac{R5}{R1}$
 输入阻抗($Z_i \text{ diff}$)= $2 \sqrt{R1^2 + \left(\frac{1}{\omega C}\right)^2}$

图8.微分输入结构

6. 断电和禁止模式

当管脚6(PWDN)为逻辑高电平时，将激励器件减小功率消耗。这时，振荡器停止振荡，滤波器也不工作。

当管脚5(INH)为逻辑高电平时，激活禁止模式，禁止检测1633Hz的频率。输出代码先前检测的代码一样（见表2）。

fLOW	Fhigh	KEY	TOE	Q4	Q3	Q2	Q1
697	1209	1	H	L	L	L	H
697	1336	2	H	L	L	H	L
697	1477	3	H	L	L	H	H
770	1209	4	H	L	H	L	L
770	1336	5	H	L	H	L	H
770	1477	6	H	L	H	H	L
852	1209	7	H	L	H	H	H
852	1336	8	H	H	L	L	L
852	1477	9	H	H	L	L	H
941	1336	0	H	H	L	H	L
941	1209	*	H	H	L	H	H
941	1477	#	H	H	H	L	L
697	1633	A	H	H	H	L	H
770	1633	B	H	H	H	H	L
852	1633	C	H	H	H	H	H
941	1633	D	H	L	L	L	L
--	--	ANY	L	Z	Z	Z	Z

fLOW	Fhigh	KEY	TOE	Q4	Q3	Q2	Q1
697	1209	1	H	L	L	L	H
697	1336	2	H	L	L	H	L
697	1477	3	H	L	L	H	H
770	1209	4	H	L	H	L	L
770	1336	5	H	L	H	L	H
770	1477	6	H	L	H	H	L
852	1209	7	H	L	H	H	H
852	1336	8	H	H	L	L	L
852	1477	9	H	H	L	L	H
941	1336	0	H	H	L	H	L
941	1209	*	H	H	L	H	H
941	1477	#	H	H	H	L	L
697	1633	A	H	PREVIOUS DATA			
770	1633	B	H				
852	1633	C	H				
941	1633	D	H				
--	--	ANY	L				
--	--	ANY	L	Z	Z	Z	Z

表 2: 真值表

INH = Vss

(Z: 高阻抗)

INH = VDD

杭州士兰微电子股份有限公司

版本号: 1.0 2001.05.15

7. 晶体振荡器

这个内部时钟电路包括外部 3.579545MHz 的晶振，通常如图 2 所示连接。当然，也可以用 一个晶体振荡器来提供给几个 SC9270C/D 电 路。第一个电路的振荡器输出通过一个 30pF 的 电容，输入到下一级的振荡器输入(OSCI)。后面的 装置连接形式和前面的一样，详细的连接参考 图 9。由于负载的不平衡引起的问题跟设备的连 接没有关系，因此这里不需要精确的平衡电容。

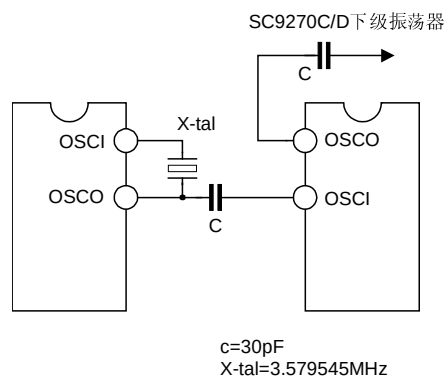


图 9 振荡器连接

封装外形图

